

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-321910

(43)Date of publication of application : 04.12.1998

(51)Int.Cl.

H01L 33/00

H01S 3/18

(21)Application number : 09-143480

(71)Applicant : RICOH CO LTD

(22)Date of filing : 16.05.1997

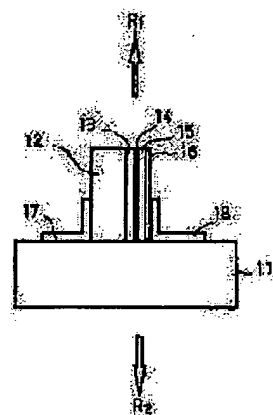
(72)Inventor : IWATA HIROKAZU

(54) LIGHT-EMITTING SEMICONDUCTOR ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a high performance GaN series of light-emitting compound semiconductor device which has very few crystal defects and distortions, and facilitates the manufacturing method and has a good yield.

SOLUTION: A cylindrical structure 12 with (10-10) m surface on principal surface of a substrate 11 as the side is formed perpendicular to the principal surface of the substrate 11, GaN series of nitride semiconductor laminations (InAlGaN series of a nitride compound semiconductor structure) 13, 14, 15 and 16 with at least one p-n junction are provided on a partial or overall side of the cylindrical structure 12, and electrodes 18 and 17 corresponding to p-type respectively for injecting current into the lamination structure 13, 14, 15 and 16 are formed. By injecting current into these electrode 18 and 17, light-emitting regions of the InAlGaN series of nitride compound semiconductor structures 13, 14, 15, 16 emits light, and the light is emitted in directions R1 and R2 which are perpendicular to the principal surface of the substrate 11.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

【特許請求の範囲】

【請求項1】 GaN系窒化物半導体の積層構造を有する半導体発光素子において、基板主面上に、(10-10)m面を側面とする六角柱状構造の全部あるいは一部からなる柱状構造が、基板主面と垂直に形成され、該柱状構造の側面の全部あるいは一部には、少なくとも一つのp-n接合を含むGaN系窒化物半導体積層構造が積層され、GaN系窒化物半導体積層構造に電流を注入することにより、基板主面と垂直の方向に光が取り出されることを特徴とする半導体発光素子。

【請求項2】 請求項1記載の半導体発光素子において、前記基板は、(0001)C面を主面とするサファイアであることを特徴とする半導体発光素子。

【請求項3】 請求項1記載の半導体発光素子において、前記基板は、(0001)C面を主面とするGaN系窒化物半導体であることを特徴とする半導体発光素子。

【請求項4】 請求項1乃至請求項3のいずれか一項に記載の半導体発光素子において、基板上には、第1の導電型を有するGaN系窒化物半導体層が積層され、さらに、第1の導電型を有するGaN系窒化物半導体層上に誘電体膜が形成され、該誘電体膜の一部には、第1の導電型のGaN系窒化物半導体層の表面に到達する孔が形成され、この孔を通して第1の導電型のGaN系窒化物半導体層の表面に前記柱状構造が形成されており、この場合、柱状構造の導電型は第1の導電型であり、柱状構造の基板側の底面の一部が、前記誘電体膜表面にはみ出して接していることを特徴とする半導体発光素子。

【請求項5】 請求項4記載の半導体発光素子において、前記柱状構造は、底部と上部とがC面で構成されていることを特徴とする半導体発光素子。

【請求項6】 請求項4記載の半導体発光素子において、前記誘電体膜は、高反射ミラーとして構成されていることを特徴とする半導体発光素子。

【請求項7】 請求項4記載の半導体発光素子において、前記柱状構造の上部には、さらに、反射膜が形成されていることを特徴とする半導体発光素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、DVD用、CD用、プリンタ用の光源などに利用可能な半導体発光素子に関する。

【0002】

【従来の技術】従来、青色のLEDは赤色や緑色のLEDに比べて輝度が小さく実用化に難点があったが、近年、InAlGaN系化合物半導体を用い、ドープメントとしてMgをドープした低抵抗のp型半導体層が得られたことにより、高輝度青色LEDが実用化され、さらに、実用化には至らないが室温で連続発振するレーザダイオードも開発された。

【0003】図14は文献「Japanese Journal of Appl

ied Physics vol.34(1995) p.L1332~L1335」に示されているInAlGaN系化合物半導体を用いた発光ダイオード(LED)の断面図である。

【0004】図14のLEDは、サファイア(Al_2O_3 単結晶)からなる100~300 μm の基板101上にn型のGaNなどからなる低温バッファ層102と、n型のGaN層103と、ノンドープの $In_yGa_{(1-y)}N$ ($0 < y < 1$)などからなる活性層104と、p型 $Al_xGa_{(1-x)}N$ ($0 < x < 1$)などからなるバリア層105と、p型GaNなどからなるキャップ層106とが、有機金属化学気相成長法(以下、MOCVD法という)により順次積層されている。

【0005】そして、この積層された半導体層の一部がエッチングにより除去されて露出したn型GaN層103上に、n側電極108が形成され、また、キャップ層106上に、p側電極107が形成され、これによってLEDが形成されている。

【0006】また、図15は、文献「Japanese Journal of Applied Physics vol.35(1996) p.L74~L76」に示されているような端面発光型レーザダイオード(LD)の斜視図である。

【0007】図15のLDは、図14のLEDと同様に、サファイア(Al_2O_3 単結晶)からなる100~300 μm の基板122上に、n型のGaNなどからなる低温バッファ層121と、n型のGaNからなる高温バッファ層120と、n型 $In_yGa_{(1-y)}N$ 層119と、n型の $Al_xGa_{(1-x)}N$ ($0 < x < 1$)層118と、n型GaN層117と、ノンドープのInGaN MQWなどからなる活性層116と、p型 $Al_zGa_{(1-z)}N$ ($0 < z < 1$)層115と、p型GaN層114と、p型 $Al_uGa_{(1-u)}N$ ($0 < u < 1$)層113と、p型GaN層などからなるキャップ層112とが、MOCVD法により順次積層されている。

【0008】そして、この積層された半導体層をリッジ状にドライエッチングすることによって、光導波路と共振器端面124が形成され、さらに、エッチングにより露出した高温バッファ層120上にn側電極123が形成され、また、キャップ層112上にp側電極111が形成され、これによって、LDが形成されている。

【0009】また、図16は、特開平07-202325号に示されている面発光レーザダイオードの断面図である。

【0010】図16の面発光レーザダイオードは、サファイア基板131上に、直接またはバッファ層132を介在させて、ダブルヘテロ構造に形成された窒化ガリウム系化合物半導体($(Al_xGa_{(1-x)})_yIn_{1-y}N$ ($0 \leq x \leq 1, 0 \leq y \leq 1$))からなる積層された多重層133、134、135、136と、多重層の最上層136に反射膜で形成された第1電極層138と、サファイア基板に形成された穴131Aにおいて多重層の露出した最下

層133に反射膜で形成された第2電極層139とを有し、第1電極層138と第2電極層139とそれらの間の多重層133、134、135、136とで共振器を構成し、電極層138、139と垂直な方向にレーザ光を出力するようになっている。

【0011】より具体的に、図16の面発光レーザダイオードでは、サファイア基板131の(11-20)面(a面)上に、AlNバッファ層132、n型GaN層133、n型AlGaN層134、GaN活性層135、p型AlGaN層136、SiO₂層137が積層されており、SiO₂層137上に1mmφの窓が開けられ、露出したp型AlGaN層136表面にAl電極138が形成され、また、サファイア基板131の裏面から、1mmφの窓がドライエッチングによって開けられ、n型GaN層133が露出され、n型GaN層133表面にAl電極139が形成されている。

【0012】また、図17は、特開平08-307001号に示されている面発光レーザダイオードの断面図である。

【0013】図17の面発光レーザダイオードは、絶縁性の基板141の主面側に、露出面を有するように基板141に埋設された第1導電型半導体からなる第1のコンタクト層142と、第1導電型半導体からなる第1のクラッド層143と、活性層144と、第2導電型半導体からなる第2のクラッド層145と、第2導電型半導体からなる第2のコンタクト層146とが順次に積層され、これらの積層層の周りには絶縁層148が設けられて構成され、第1のクラッド層143が基板141の主面側に露出されるように、第1のコンタクト層146に孔152が設けられ、この孔152内において、第1のクラッド層143の表面上に第1の反射鏡149が形成され、また、この第1の反射鏡149と対向して、第2のコンタクト層146上に第2の反射鏡147が形成され、また、第1のコンタクト層142の露出面と接続するように基板141の主面上にn型オーミック電極150が形成され、また、絶縁層148、第2の反射鏡147上にはp型オーミック電極151が形成されたものとなっている。

【0014】より具体的に、図17の面発光レーザダイオードでは、サファイア基板141内の一部にほぼ同一の厚さとなるように形成されたn型GaNコンタクト層142上に、n型AlGaNクラッド層143、GaN活性層144、p型AlGaNクラッド層145、p型GaNコンタクト層146、AlNとAlGaNとの積層構造からなるp型半導体反射鏡147が順次に積層され(エピタキシャル層として積層され)、円筒状に形成されている。

【0015】ここで、GaN活性層144は、n型AlGaNクラッド層143、p型AlGaNクラッド層145によって挟まれており、これによって、AlG

aN/GaNのダブルヘテロ構造が形成されている。

【0016】また、絶縁層148は、サファイア基板141上に、n型AlGaNクラッド層143からp型半導体反射鏡147までのエピタキシャル層の側面全体が被覆されるように形成されており、レーザダイオードにおける電流を狭窄する機能を有している。

【0017】また、絶縁層148の上面全体には、p型半導体反射鏡147を介してp型GaNコンタクト層146とオーミックコンタクトするようにp型オーミック電極151が形成されている。また、n型AlGaNクラッド層143まで孔(開口部)152が開口されている。また、開口部152内のn型AlGaNクラッド層143の面全体には、ZrO₂とSiO₂との積層構造による誘電体膜からなる反射鏡149が形成されている。また、n型GaNコンタクト層142とオーミックコンタクトするようにサファイア基板141の面全体には、n型オーミック電極150が形成されている。

【0018】この面発光レーザダイオードでは、p型オーミック電極151、n型オーミック電極150間に電圧を印加し、n型GaNコンタクト層142とp型GaNコンタクト層146との間に生じる電流が発振のしきい値を超えると、反射鏡147、149により共振された光がレーザ光として開口部152より矢印Rの方向に放出される。

【0019】

【発明が解決しようとする課題】上述のように、従来、GaN系の半導体発光素子は、端面発光型、面発光型ともに、主にサファイア基板主面に平行に積層された積層構造を発光領域として作製されてきた。

【0020】しかしながら、GaN系化合物半導体とサファイアとでは、格子定数が十数%異なるため、サファイア基板上に積層されたGaN系化合物半導体積層構造には、格子不整合が原因とされる欠陥や歪みが内在されている。また、GaN系化合物半導体は通常1000℃程度で結晶成長が行なわれるが、サファイアとでは熱膨張係数も大きく異なるため、結晶成長後の冷却過程において、熱歪みが残留し、クラックが入ることもある。

【0021】このような結晶欠陥や歪みなどは、半導体発光素子を作製する場合においてはその性能を大きく損なう結果となり、歩留まりを著しく減少させる結果となる。このように、端面発光型、面発光型を問わず、基板主面に平行に積層した積層構造を発光領域に使用する従来のGaN系の半導体発光素子では、結晶欠陥や歪みが発生しやすいという問題がある。

【0022】また、端面発光型半導体発光素子、例えば図15のような端面発光型のLDでは、サファイア基板とGaN系化合物半導体積層構造とで、そのへき開の方向が異なるため、GaAs系化合物半導体のようにへき開によってレーザミラー端面を形成することが困難で

あり、平行平滑な共振器面を作製するにはドライエッチングのような技術が必要とされている。

【0023】しかしながら、GaN系化合物半導体では、GaAs系化合物半導体のドライエッチングに比べ、エッチング速度が遅く、マスク材料との選択比が大きくとれないなどの問題もあり、劈開で形成されるような互いに平行で、平滑な共振器を得るドライエッチング技術は確立されていないのが現状である。

【0024】さらに、図15のような端面発光型半導体発光素子では、共振器面に反射膜をコーティングする際の工程にコストがかかるという問題がある。すなわち、しきい電流値を下げる目的で共振器面に反射膜をコーティングする場合、ウエハから個々のチップを分離し、その後反射膜を蒸着などによりコーティングしており、個々のチップは1チップずつホルダにマウントする必要があるため、手間がかかり、その分コストがかかっていた。

【0025】また、図14のような面発光型半導体発光素子(面発光型LED)では、放射角が広く、レンズとの結合を要するような用途では、光利用効率が低く、LEDから放出された光の大部分が無駄になっている。

【0026】また、図16、図17のような構造の面発光型レーザは、基板がサファイアであるので、基板側から直接電流を注入することができず、従って、堅いサファイア基板を研磨し、かつ穴をあけなければならなかった。しかしながら、サファイアの加工が非常に困難であり、例えば活性層やクラッド層などの箇所まで開口してしまう場合が生じ、歩留まりが悪くなるという問題があった。

【0027】本発明は、上述のような従来のGaN系化合物半導体発光素子の種々の問題を解決し、結晶欠陥や歪みなどが少なく、作製工程が容易で歩留りの良好な高性能のGaN系化合物半導体発光素子を提供することを目的としている。

【0028】より具体的に、本発明は、従来の面発光型LEDよりも放射角を狭くすることの可能な半導体発光素子を提供することを目的としている。

【0029】また、本発明は、サファイア基板などの格子定数の大きく異なる基板との格子不整合や、熱膨張係数の違いによる歪みの影響の少ない、界面の平坦な結晶層を発光領域に使用し、素子特性を向上させることのできる半導体発光素子を提供することを目的としている。

【0030】また、本発明は、従来の面発光レーザのように基板を加工する必要をなくし、デバイス作製プロセス途中の歩留まりの低下を抑えることのできる半導体発光素子を提供することを目的としている。また、本発明は、平行平滑な共振器ミラーを有するしきい電流が低いなどの優れた特性をもつレーザを低コストで容易に作製提供することを目的としている。

【0031】

【課題を解決するための手段】上記目的を達成するために、請求項1記載の発明は、GaN系窒化物半導体の積層構造を有する半導体発光素子において、基板主面上に、(10-10)m面を側面とする六角柱状構造の全部あるいは一部からなる柱状構造が、基板主面と垂直に形成され、該柱状構造の側面の全部あるいは一部には、少なくとも一つのp-n接合を含むGaN系窒化物半導体積層構造が積層され、GaN系窒化物半導体積層構造に電流を注入することにより、基板主面と垂直の方向に光が取り出されることを特徴としている。

【0032】また、請求項2記載の発明は、請求項1記載の半導体発光素子において、前記基板は、(0001)C面を主面とするサファイアであることを特徴としている。

【0033】また、請求項3記載の発明は、請求項1記載の半導体発光素子において、前記基板は、(0001)C面を主面とするGaN系窒化物半導体であることを特徴としている。

【0034】また、請求項4記載の発明は、請求項1乃至請求項3のいずれか一項に記載の半導体発光素子において、基板には、第1の導電型を有するGaN系窒化物半導体層が積層され、さらに、第1の導電型を有するGaN系窒化物半導体層上に誘電体膜が形成され、該誘電体膜の一部には、第1の導電型のGaN系窒化物半導体層の表面に到達する孔が形成され、この孔を通して第1の導電型のGaN系窒化物半導体層の表面に前記柱状構造が形成されており、この場合、柱状構造の導電型は第1の導電型であり、柱状構造の基板側の底面の一部が、前記誘電体膜表面にはみ出して接していることを特徴としている。

【0035】また、請求項5記載の発明は、請求項4記載の半導体発光素子において、前記柱状構造は、底部と上部とがC面で構成されていることを特徴としている。

【0036】また、請求項6記載の発明は、請求項4記載の半導体発光素子において、前記誘電体膜は、高反射ミラーとして構成されていることを特徴としている。

【0037】また、請求項7記載の発明は、請求項4記載の半導体発光素子において、前記柱状構造の上部には、さらに、反射膜が形成されていることを特徴としている。

【0038】

【発明の実施の形態】以下、本発明の実施形態を図面に基いて説明する。図1は本発明に係る半導体発光素子の一例を示す斜視図、図2は図1のA-A'線における断面図である。図1、図2を参照すると、この半導体発光素子は、基板11の主面上に、(10-10)m面を側面とする柱状構造12が、基板11の主面と垂直に形成されており、その柱状構造12の側面の全部あるいは一部には、少なくとも1つのp-n接合を含むGaN系窒化物半導体積層構造(InAlGaN系窒化物半導体積層

構造)13, 14, 15, 16が積層され、この積層構造13, 14, 15, 16に電流を注入するためのp型, n型に対応した電極18, 17が形成されている。そして、この電極18, 17に電流を注入することにより、InAlGa_N系窒化物半導体積層構造13, 14, 15, 16の発光領域が発光し、発光した光は、基板11の主面と垂直の方向R₁, R₂に放出される(取り出される)ようになっている。

【0039】より具体的に、基板11には、サファイア基板が用いられ、サファイア基板11上には、n型Ga_Nの六角柱状構造12が形成されている。この柱状構造12の側面の一部は(10-10)m面であり、この(10-10)m面上に、n型AlGa_Nクラッド層13、InGa_N活性層14、p型AlGa_Nクラッド層15、p型Ga_Nキャップ層16が順次積層されている。

【0040】そして、p型Ga_Nキャップ層16の表面の一部に、Ni/Auからなるp側電極18が形成されている。また、n型Ga_Nの柱状構造12は、その一部が露出しており、この露出している部分に、Ti/Alからなるn側電極17が形成されている。そして、この電極17, 18に電流を注入することによって、InGa_N活性層14が発光し、発光した光は活性層14内を導波し、基板11の主面に対し垂直な方向R₁, R₂に放射される。すなわち、この半導体発光素子は、基板11の主面と垂直方向に導波路構造を有し、基板11の主面と垂直方向に光を放射することのできる発光素子である。

【0041】なお、図1, 図2の半導体発光素子において、六角柱状構造12は、HVPEで成膜した後に、(10-10)m面がでるようにドライエッチングで形成した。

【0042】このように、六角柱状構造12は、HVPEで成膜した後に(10-10)m面がでるようにドライエッチングで形成することができる。あるいは、六角柱状構造12は、VPE, MBE, MOCVD法等で結晶成長した後に、ドライエッチング等により形成することも可能である。また、選択成長によって、六角柱状構造12を成長することも可能である。その形成方法は特に限定されるものではない。

【0043】また、六角柱状構造12の側面に積層されるp-n接合を含むInAlGa_N系窒化物半導体積層構造13, 14, 15, 16は、MOCVDで成膜することができる。あるいは、積層構造13, 14, 15, 16は、VPE, HVPE, MBE法等で結晶成長することも可能であり、その方法は特に限定されるものではない。

【0044】また、上述の例では、基板11として、サファイアを使用した。サファイア以外の基板、例えば、InAlGa_N系窒化物半導体、シリコン、MgAl₂O₄、GaAs等の基板を使用することも可能であ

り、結晶成長が可能であるものであれば特に限定されるものではない。

【0045】図1, 図2の半導体発光素子では、(10-10)m面を側面とする柱状構造12が基板11の主面と垂直に形成され、該柱状構造12の側面の全部あるいは一部には、少なくとも一つのp-n接合を含むGa_N系窒化物半導体積層構造13, 14, 15, 16が積層され、Ga_N系窒化物半導体積層構造13, 14, 15, 16に電流を注入することにより、Ga_N系窒化物半導体積層構造13, 14, 15, 16の発光領域で発光し、発光した光は、柱状構造(柱状積層構造)の導波路(例えば、柱状構造をなしている活性層14)を導波し、基板11の主面と垂直の方向R₁, R₂に光は放出される。これにより、基板に平行に積層した積層構造に対して垂直に光を取り出す従来の面発光素子に比べて、その放射角(光の放射角)を狭くすることができる。

【0046】また、図1, 図2の半導体発光素子では、柱状構造12の側面である(10-10)m面にGa_N系窒化物半導体積層構造13, 14, 15, 16を結晶成長するので、サファイア基板などの格子定数の大きく異なる基板との格子不整合や、熱膨張係数の違いによる歪みの影響の少ない、界面の平坦な結晶層を発光領域として使用することができて、従来のように発光素子の性能を大きく損なうことがなく、特性の良い素子を作製することができる。また、欠陥や歪みによる発光素子の性能低下による歩留まりの低下を抑えることができる。さらに、従来の面発光レーザーのように基板を研磨する必要もないので、デバイス作製途中での歩留まりの低下を抑えられる。

【0047】図3は本発明に係る半導体発光素子の他の例を示す斜視図、図4は図3のA-A'線における断面図である。図3, 図4を参照すると、この半導体発光素子は、図1, 図2の半導体発光素子において、基板(11)が(0001)C面を主面とするサファイアとなっている。

【0048】より具体的に、図3, 図4の例では、サファイア(0001)基板21上に、n型Ga_Nの六角柱状構造22が形成されている。この柱状構造22の側面の一部は(10-10)m面であり、この(10-10)m面上に、n型AlGa_Nクラッド層23、InGa_N活性層24、p型AlGa_Nクラッド層25、p型Ga_Nキャップ層26が順次積層されている。

【0049】さらに、基板21上に、また、積層構造23, 24, 25, 26の周囲に、また、n型Ga_Nの柱状構造22の上部には、SiO₂層29が堆積されている。そして、このSiO₂層29は、p型Ga_Nキャップ層26の表面の一部とn型Ga_Nの柱状構造22の上部の一部で孔が開けられ、この孔によって、p型Ga_Nキャップ層26の表面とn型Ga_N22の表面とが露出して

【0050】そして、この露出したp型Ga_{0.9}N_{0.1}キャップ層26の表面には、Ni/Auからなるp側電極27が形成され、また、n型Ga_{0.9}N_{0.1}の柱状構造22の上部には、Ti/Alからなるn側電極28が形成されている。

【0051】この電極27、28に電流を注入することによって、InGa_{0.9}N_{0.1}活性層24が発光し、発光した光は活性層24内を導波し、基板21に対し垂直な方向R₃に放射される。

【0052】なお、図3、図4の半導体発光素子において、柱状構造22は、HVPEで成膜した後に、(10-10)m面がでるようにドライエッチングで形成される。

【0053】このように、六角柱状構造22は、HVPEで成膜した後に(10-10)m面がでるようにドライエッチングで形成することができる。あるいは、六角柱状構造22は、VPE、MBE、MOCVD法等で結晶成長した後に、ドライエッチング等により形成することも可能である。また、選択成長によって、六角柱状構造を成長することも可能である。その形成方法は特に限定されるものではない。

【0054】また、六角柱状構造22の側面に積層されるp-n接合を含むInAlGa_{0.9}N_{0.1}系窒化物半導体積層構造23、24、25、26はMOCVDで成膜することができる。あるいは、積層構造23、24、25、26はVPE、HVPE、MBE法等で結晶成長することが可能であり、その方法は特に限定されるものではない。

【0055】図3、図4の半導体発光素子では、図1、図2の半導体発光素子において、基板21(11)が、(0001)C面を主面とするサファイアとなっており、(0001)C面と(10-10)m面とは垂直であるので、図1、図2の半導体発光素子の効果に加え、サファイア面やGaAs等の基板を使用する場合に比べて、基板主面に垂直な(10-10)m面からなる側面を持つ六角柱状構造をより容易に作製することができ、基板の主面と垂直方向に導波路構造を有し、基板の主面と垂直方向R₃に光を放射することのできる発光素子を容易に作製することができる。また、結晶成長の方向がC軸方向であるため、この場合は選択成長によって、基板の主面と垂直な(10-10)m面からなる側面を持つ六角柱状構造を容易に形成することも可能になる。この作製方法(選択成長)の利点としては、ドライエッチング等の方法で六角柱状構造を形成するのに比べ、素子作製工程が簡略化され、低コストで素子を作製することも可能となり、ドライエッチング工程での歩留まりの低下を抑えることができることにある。

【0056】図5は本発明に係るアレイ素子の一例を示す斜視図、図6は図5のアレイ素子を構成する個々の半導体発光素子の斜視図、図7は図6のA-A'線にお

る断面図である。

【0057】図5、図6、図7を参照すると、この半導体発光素子は、図1、図2の半導体発光素子において、基板(11)が(0001)C面を主面とするGa_{0.9}N_{0.1}系窒化物半導体(InAlGa_{0.9}N_{0.1}系窒化物半導体)となっている。

【0058】より具体的に、図5乃至図7の例では、導電性のn型Ga_{0.9}N_{0.1}(0001)基板31上に、SiO₂層39が堆積されている。このSiO₂層39には孔が開けられて、n型Ga_{0.9}N_{0.1}基板31表面が露出しており、この露出したn型Ga_{0.9}N_{0.1}基板31表面に、n型Ga_{0.9}N_{0.1}の六角柱状構造32が形成されている。

【0059】この柱状構造32の側面の一部は(10-10)m面であり、この(10-10)m面上に、n型AlGa_{0.9}N_{0.1}クラッド層33、InGa_{0.9}N_{0.1}活性層34、p型AlGa_{0.9}N_{0.1}クラッド層35、p型Ga_{0.9}N_{0.1}キャップ層36が順次に積層されている。

【0060】そして、p型Ga_{0.9}N_{0.1}キャップ層36の表面には、Ni/Auからなるp側電極37が形成されている。さらに、図5では、n型Ga_{0.9}N_{0.1}基板31上に、図6、図7の構造を有する半導体発光素子が複数個、モノリシック集積化されて、アレイ素子として形成されており、この場合、n型Ga_{0.9}N_{0.1}基板31の裏面には、Ti/Alからなるn側電極38が形成されている。ここで、n側電極38は、各々の半導体発光素子で共通の電極となっている。

【0061】また、p型Ga_{0.9}N_{0.1}キャップ層36の表面に形成されたp側電極37は、各々の半導体発光素子で独立しており、このp側電極37に個別に電流を注入することによって、任意の半導体発光素子のInGa_{0.9}N_{0.1}活性層34が発光し、発光した光は活性層34内を導波し、基板31の主面に対し垂直方向R₄に放射されるようになっている。

【0062】図5乃至図7の半導体発光素子において、上述の例では、基板31として、導電性のn型Ga_{0.9}N_{0.1}基板を使用したが、図5乃至図7の半導体発光素子では、基板31は、絶縁性であっても導電性であってもその使用目的に適していればどちらを使用しても差し支えない。

【0063】但し、上述の例のように基板31として導電性基板を使用することで、基板31の裏面に電極を形成することが可能となり、図5のようなアレイ素子を構成する場合、アレイ素子の共通電極を基板裏面に形成し(モノリシック集積化したアレイ素子の共通電極を基板裏面に形成でき)、電極パターンの形成された実装基板にダイボンディングで実装することが可能となる。従って、基板31として導電性のものを使用する場合には、絶縁性のものを使用する場合に比べ(基板31の表面に共通電極を形成し実装する場合に比べ)、作製工程を少なくすることができ、低コストで半導体発光素子を

作製することができる。

【0064】また、六角柱状構造32は、HVPEで成膜した後に(10-10)m面ができるようにドライエッチングで形成することができる。あるいは、六角柱状構造32は、VPE、MBE、MOCVD法等で結晶成長した後に、ドライエッチング等により形成することも可能である。また、選択成長によって、六角柱状構造32を成長することも可能である。その形成方法は特に限定されるものではない。

【0065】また、六角柱状構造32の側面に積層されるp-n接合を含むInAlGa_N系窒化物半導体積層構造33、34、35、36はMOCVDで成膜することができる。あるいは、積層構造33、34、35、36はVPE、HVPE、MBE法等で結晶成長することが可能であり、その方法は特に限定されるものではない。

【0066】図5乃至図7の半導体発光素子では、基板31が、(0001)C面を主面とするGa_N系窒化物半導体となっており、基板31にGa_N系化合物半導体を使用することで、発光領域となる積層構造33、34、35、36と基板31との格子定数、熱膨張係数等の諸物性を近いものにすることができ、図3、図4のように基板にサファイアなどの材料を使用する場合に比べ、基板31と柱状構造32の格子定数差や熱膨張係数差によって結晶成長時に発生する欠陥の導入が抑制される。従って、その側面に積層される積層構造33、34、35、36の結晶性もさらに向上し、さらに素子の特性を良好なものにすることができる。

【0067】すなわち、図3、図4の半導体発光素子でも、発光領域となる積層構造は柱状構造の側面である(10-10)m面に結晶成長するので、基板との格子不整合や熱膨張係数の違いによる歪みの影響の少ない、界面の平坦な結晶層を発光領域として使用することができる。特性の良い発光素子を作製できるが、図5乃至図7の半導体発光素子では、さらに、基板31と柱状構造32の格子定数差や熱膨張係数差によって結晶成長時に発生する欠陥の導入が抑制されて、その側面に積層される積層構造33、34、35、36の結晶性もさらに向上し、素子の特性をより良好なものにすることができる。

【0068】さらに、図5乃至図7の半導体発光素子では、基板31の主面が、(0001)C面となっており、(0001)C面と(10-10)m面とは垂直であるので、サファイアa面やGaAs等の基板を使用する場合に比べ、(10-10)m面からなる側面をもつ六角柱状構造を容易に作製することができ、基板の主面と垂直方向に導波路構造をもち基板に垂直方向に光を放射することのできる発光素子を容易に作製することができる。また、結晶成長方向がC軸であるため、この場合は選択成長によって、基板主面に垂直な(10-10)m面からなる側面をもつ六角柱構造を容易に形成することも可能に

なる。この作製方法(選択成長)の利点としては、ドライエッチング等の方法で六角柱状構造を形成するのに比べ、素子作製工程が簡略化され、低コストで素子を作製することも可能となり、ドライエッチング工程での歩留まりの低下を抑えることができることにある。

【0069】図8は本発明に係る半導体発光素子の他の例を示す斜視図、図9は図8のA-A'線における断面図である。

【0070】図8、図9を参照すると、この半導体発光素子は、基板41の主面に第1の導電型のInAlGa_N系窒化物半導体層50が積層され、その上に誘電体膜49が積層されており、この誘電体膜49の一部には、第1の導電型のInAlGa_N系窒化物半導体層50の表面に到達する孔が形成され、その孔を通して第1の導電型のInAlGa_N系窒化物半導体層表面上に第1の導電型のInAlGa_N系窒化物半導体の柱状構造42が形成されたものとなっている。

【0071】ここで、柱状構造42の径は、誘電体膜49に開けられた孔の径以上の大きさとなっており、柱状構造の基板側の底面の一部は、誘電体膜49の表面に接している。そして、この柱状構造42は、基板41の主面に垂直で(10-10)m面を側面とする六角柱状構造の全部あるいは一部からなる構造であり、柱状構造42の側面の少なくとも(10-10)m面の全部あるいは一部には、InAlGa_N系窒化物半導体の積層構造43、44、45、46が積層されている。

【0072】また、電流を注入するためのp型、n型に対応した電極47、48が形成されており、この電極47、48から積層構造43、44、45、46に電流を注入することにより、積層構造43、44、45、46の発光領域が発光し、基板41の主面と垂直な方向R_sに光が放出されるようになっている。

【0073】換言すれば、図8、図9の半導体発光素子は、基板41上に、第1の導電型を有するGa_N系窒化物半導体層50が積層され、さらに、第1の導電型を有するGa_N系窒化物半導体層50上に誘電体膜49が形成され、該誘電体膜49の一部には、第1の導電型のGa_N系窒化物半導体層50の表面に到達する孔が形成され、この孔を通して第1の導電型のGa_N系窒化物半導体層50の表面に柱状構造42が形成されており、この場合、柱状構造42の導電型は第1の導電型であり、柱状構造42の基板側の底面の一部が、誘電体膜49の表面にはみ出して接していることを特徴としている。

【0074】より具体的に、図8、図9の例では、(0001)C面を主面とするサファイア基板41上に、n型のGa_N層50が積層され、その上にSiO₂層49が堆積されており、このSiO₂層49の一部に、n型Ga_N層50表面に到達する孔が形成され、その孔を通してn型Ga_N層50表面上にn型Ga_N柱状構造42が形成されている。

【0075】ここで、柱状構造42の径は、SiO₂層49に開けられた孔の径以上であり、柱状構造42の基板側の底面の一部は、SiO₂層49表面上まではみ出して延び、SiO₂層49の表面に接している。

【0076】この柱状構造42は、基板41表面に垂直で(10-10)m面を側面とする六角柱状構造であり、柱状構造42の側面および上面には、n型AlGaInクラッド層43、InGaIn活性層44、p型AlGaInクラッド層45、p型GaInキャップ層46が例えばMOCVDによって順次に積層されている。

【0077】そして、p型GaInキャップ層46の表面には、Ni/Auからなるp側電極47が形成されている。また、基板41上に積層されたn型GaIn層50上のSiO₂層49の一部には孔が開けられてn型GaIn層50が露出しており、この部分にTi/Alからなるn側電極48が形成されている。この電極47、48に電流を注入することにより、InGaIn活性層44の発光領域が発光し、発光した光は基板裏面から垂直方向Rsに放出される。すなわち、図8、図9の半導体発光素子は、スーパーリミネッセントダイオードとして構成されている。

【0078】図8、図9の構成例において、柱状構造42は、GaIn層50上にSiO₂層49を成膜した後、フォトリソグラフィとフッ酸系エッチャントによる化学エッチングにより、SiO₂層49に六角形の孔を開け、この孔により露出したGaIn層50上に、昇華法で選択的にn型GaInを結晶成長して形成することができる。この時の成長後の形状は、(10-10)m面で囲まれた六角柱となる。この六角柱状構造42は、C軸配向しており、基板面(基板41の表面)と垂直に成長するが、基板面と平行にも成長するため、柱状構造42の下側は、SiO₂層49のところでくびれた構造になる。すなわち、六角柱状構造42は、SiO₂層49に接して横方向にも成長する。

【0079】この横方向に成長した六角柱状構造42のSiO₂層49上にはみ出した部分は、基板41との格子定数差や熱膨張係数差によって導入される歪みや欠陥の影響を受けにくく、結晶性が向上している。そのため、六角柱状構造42の側面である(10-10)m面上に積層される発光領域となる積層構造43、44、45、46も基板41との格子定数差や熱膨張係数差によって導入される歪みや欠陥の影響の少ない高品質な結晶性となることから、発光効率や寿命などの特性の優れた半導体発光素子が形成できる。

【0080】また、図8、図9の構成例では、発光領域となる積層構造43、44、45、46のSiO₂層49に接した部分は、サファイア基板41の主面、すなわち(0001)C面と平行になるので、図8、図9の半導体発光素子(スーパーリミネッセントダイオード)の光出射端面は平滑なC面を利用できる。

【0081】なお、上述の例では、積層構造43、44、45、46をMOCVDで成膜し、また、基板41としては、サファイアを使用しているが、基板41としては、サファイアのかわりに、InAlGaIn系窒化物半導体、(111)シリコン、(111)MgAl₂O₄、(111)GaAs等の基板を使用することも可能である。すなわち、C軸配向してGaIn系化合物半導体結晶の結晶成長が可能であるものであれば、任意の基板を用いることもできる。

10 【0082】また、上述の例では、六角柱状構造42を昇華法で形成するとしたが、昇華法のかわりに、HVP E、MBE、MOCVD法等で六角柱状構造42を結晶成長することも可能である。この時、条件を選択することで、六角柱状構造42の上部をC面にすることも可能である。

【0083】このように、図8、図9の半導体発光素子では、柱状構造42の基板側の底面の一部が、誘電体膜49表面にはみ出して形成されており、この柱状構造42の誘電体膜49上のはみ出した部分は、基板との格子定数差や熱膨張係数差によって導入される歪みや欠陥の影響を受けにくいので、柱状構造42の結晶性を向上させることができる。これによって、柱状構造42の側面である(10-10)m面上に積層される発光領域となる積層構造43、44、45、46も、基板41との格子定数差や熱膨張係数差によって導入される歪みや欠陥の影響の少ない高品質な結晶性のものとなることから、発光効率や寿命などの特性の優れた発光素子が形成できる。

【0084】また、柱状構造42の誘電体膜49上にはみ出した部分の誘電体膜49表面に接している部分は、誘電体膜49表面の形状を反映して形成されており、誘電体膜49表面が基板41の主面に平行で平坦であれば、柱状構造42の底面も基板41の主面に平行で平坦となる。このことは、柱状構造42の側面である(10-10)m面上に積層される発光領域となる積層構造43、44、45、46の誘電体膜49表面に接している部分にも当てはまる。すなわち、発光領域となる積層構造43、44、45、46についても、基板41の主面に平行で平坦となる底面が形成されることになり、この面をレーザ共振器の一端の面として使用することが可能となる。従って、レーザ等の端面発光型発光素子の光出射端面の一端を、劈開やドライエッチングなどの手段を使用せずに結晶成長の段階で形成することができるので、光出射端面の一端を形成するための別途の工程が不要となり、その分、コストが抑えられ、かつ工程途中での歩留まりの低下を抑えることができる。

【0085】また、図10は本発明に係る半導体発光素子の他の例を示す斜視図、図11は図10のA-A'線における断面図である。

50 【0086】図10、図11を参照すると、この半導体

発光素子は、図8、図9の半導体発光素子において、柱状構造(42)の底部と上部が(0001)C面で構成されていることを特徴としている。

【0087】より具体的に、図10、図11の半導体発光素子では、(0001)C面を主面とするサファイア基板51上に、n型のGaN60が積層され、その上にSiO₂層59が堆積されている。

【0088】このSiO₂層59の一部には、n型GaN層60表面に到達する孔が形成され、その孔を通してn型GaN層60表面上にn型GaN柱状構造52が形成されている。

【0089】柱状構造52の径は、SiO₂層59に開けられた孔の径以上であり、柱状構造52の基板側の底面の一部は、SiO₂層59表面上まではみ出して延び、SiO₂層59表面に接している。

【0090】この柱状構造52は、基板51主面に垂直で、側面が(10-10)m面、上面(上部)がC面、底面(SiO₂層59表面上にはみ出して接している柱状構造52の面)がC面となっている六角柱状構造である。

【0091】そして、柱状構造52の側面には、n型AlGaNクラッド層53、InGaN活性層54、p型AlGaNクラッド層55、p型GaNキャップ層56が例えばMOCVDによって順次に積層されている。

【0092】そして、柱状構造52の側面の一面のp型GaNキャップ層56の表面には、Ni/Auからなるp側電極57が形成されている。なお、この電極57はストライプ形状をなしている。また、基板51上に積層されたn型GaN層60上のSiO₂層59の一部には孔が開けられてn型GaN層60が露出しており、この部分にTi/Alからなるn側電極58が形成されている。

【0093】この電極57、58に電流を注入することにより、InGaN活性層54の発光領域が発光し、この場合、C面で形成された六角柱状構造52の上面と底面とが共振器となって、レーザ発振し、光は基板51の表面と垂直の方向R₆、R₇に放出される。

【0094】図10、図11の構成例において、柱状構造52は、図8、図9の例と同様に、GaN層60上にSiO₂層59を成膜した後、フォトリソグラフィとフッ酸系エッチャントによる化学エッチングにより、SiO₂層59に六角形の孔を開け、この孔により露出したGaN層60上に、昇華法で、選択的にn型GaNを結晶成長して形成することができる。この時の成長後の形状は、(10-10)m面で囲まれた六角柱となる。この六角柱状構造52は、C軸配向しており、基板面(基板51の表面)と垂直に成長するが、基板面と平行にも成長するため、柱状構造52の下側は、SiO₂層59のところまでびれた構造になる。すなわち、六角柱状構造52は、SiO₂層59に接して横方向にも成長する。このSiO₂層59に接する六角柱状構造52の部

分は、サファイア基板51の主面すなわち(0001)C面と平行になるので、六角柱状構造52の(10-10)m面上に積層される積層構造53、54、55、56のSiO₂層59に接する部分も(0001)C面となる。

【0095】また、六角柱状構造52の上面については、六角柱状構造52の結晶成長の段階で条件を選び、C面として形成できる。従って、発光領域となる積層構造53、54、55、56を六角柱状構造52上に積層すると、積層構造53、54、55、56の上面側の端面もC面と平行になるので、上面方向からドライエッチングを行ない、上面に積層した積層構造の除去を行なうと、上面および底面がC面の共振器(積層構造53、54、55、56)を形成できる。すなわち、共振器面をC面にすることができる。

【0096】このように、図10、図11の半導体発光素子では、図8、図9の半導体発光素子において、柱状構造の底部と上部とがC面で構成されているので、光出射端面をレーザの共振器ミラーとして作用させることができ、基板51の主面と垂直な方向R₆、R₇に光を出射するレーザを提供できる。

【0097】図12は本発明に係る半導体発光素子の他の例を示す図である。

【0098】図12を参照すると、この半導体発光素子は、図10、図11の半導体発光素子において、誘電体膜(59)が、高反射ミラーとして構成されていることを特徴としている。

【0099】より具体的に、図12の半導体発光素子では、(0001)C面を主面とするサファイア基板61に、n型GaN70が積層されており、その上にTiO₂/SiO₂多層膜からなる高反射層69が積層されている。

【0100】そして、この高反射層69の一部には、n型GaN層70表面に到達する孔が形成され、その孔を通してn型GaN層70表面上にn型GaN柱状構造62が形成されている。

【0101】柱状構造62の径は、高反射層69に開けられた孔の径以上であり、柱状構造62の基板61側の底面の一部は、高反射層69表面上まではみ出して延び、高反射層69表面に接している。

【0102】この柱状構造62は、基板61の主面に垂直で、側面が(10-10)m面、上面(上部)がC面、底面(高反射層69表面上にはみ出して接している面)がC面となっている六角柱状構造である。

【0103】そして、柱状構造62の側面には、n型AlGaNクラッド層63、InGaN活性層64、p型AlGaNクラッド層65、p型GaNキャップ層66が例えばMOCVDによって順次に積層されている。

【0104】そして、六角柱状構造62の側面の一面のp型GaNキャップ層66の表面には、Ni/Auからなるp側電極67が形成されている。なお、この電極6

7はストライプ形状をなしている。また、基板61上に積層されたn型GaN層70上のSiO₂層69の一部には孔が開けられn型GaN層70が露出しており、この部分にTi/Alからなるn側電極68が形成されている。

【0105】この電極67、68に電流を注入することにより、InGaN活性層64の発光領域が発光し、この場合、C面で形成された六角柱状構造62の上面と底面とが共振器となって、レーザ発振し、光は基板61の表面と垂直の方向R_sに放出される。

【0106】図12の構成例において、柱状構造62は、図10、図11と同様に、GaN層70上に高反射層69を成膜した後、フォトリソグラフィとフッ酸系エッチャントによる化学エッチングにより、高反射層69に六角形の孔を開け、この孔により露出したGaN層70上に、昇華法で、選択的にn型GaNを結晶成長して形成することができる。この時の成長後の形状は、(10-10)m面で囲まれた六角柱となる。この六角柱状構造62は、C軸配向しており、基板面(基板61の表面)と垂直に成長するが、基板面と平行にも成長するため、柱状構造62の下側は、高反射層69のところできびれた構造になる。すなわち、六角柱状構造62は、高反射層69に接して横方向にも成長する。この高反射層69に接する六角柱状構造62の部分は、サファイア基板61の主面、すなわち(0001)C面と平行になるので、六角柱状構造62の(10-10)m面上に積層される積層構造63、64、65、66の高反射層69に接する部分も(0001)C面となる。

【0107】図12の半導体発光素子では、図10、図11の半導体発光素子において、誘電体膜(59)が高反射ミラーとして構成されているので、しきい電流値を下げる可以降低など、より特性の良いレーザを提供できる。また、従来、共振器面に反射鏡をコーティングする場合、素子作製のウェハプロセス終了後にウェハから個々のチップを分離し、その後に反射膜を蒸着などによりコーティングしていたので、個々のチップを1チップずつホルダーにマウントする手間がかかり、その分コストアップになっていたが、図12の半導体発光素子では、反射膜をチップ分離する前のウェハプロセスで形成することができるので、工程が簡略化され、低コストで高反射ミラーを有するレーザを作製することができる。

【0108】また、図13は本発明に係る半導体発光素子の他の例を示す図である。図13を参照すると、この半導体発光素子は、図12の半導体発光素子において、柱状構造の上部にも高反射膜81が形成されたものとなっている。

【0109】より具体的に、図13の半導体発光素子では、(0001)C面を主面とするサファイア基板71上に、n型のGaN80が積層され、その上にTiO₂/SiO₂多層膜からなる高反射層79が積層されてい

る。

【0110】この高反射層79の一部には、n型GaN層80表面に到達する孔が形成され、その孔を通してn型GaN層80表面上にn型GaN柱状構造72が形成されている。

【0111】柱状構造72の径は、高反射層79に開けられた孔の径以上であり、柱状構造72の基板71側の底面の一部は、高反射層79表面上まではみ出して延び、高反射層79表面に接している。

10 【0112】この柱状構造72は、基板71の主面に垂直で、側面が(10-10)m面、上面(上部)がC面、底面(高反射層79表面上にはみ出して接している面)がC面となっている六角柱状構造である。

【0113】そして、柱状構造72の側面には、n型AlGaNクラッド層73、InGaN活性層74、p型AlGaNクラッド層75、p型GaNキャップ層76が例えばMOCVDによって順次に積層されている。

【0114】そして、六角柱状構造72の側面の一面のp型GaNキャップ層76の表面には、Ni/Auからなるp側電極77が形成されている。この電極77はストライプ形状をなしている。また、基板71上に積層されたn型GaN層80上の高反射層79の一部には孔が開けられてn型GaN層80が露出しており、この部分にTi/Alからなるn側電極78が形成されている。また、柱状構造72の上面と積層構造73、74、75、76の端面には、高反射膜81が形成されている。

【0115】図13の半導体発光素子では、電極77、78に電流を注入することにより、InGaN活性層74の発光領域が発光し、C面で形成された六角柱状構造72の上面と底面とが共振器となってレーザ発振し、光は基板71の表面と垂直の方向R_sに放出される。

【0116】図13の構成例において、柱状構造72は、図12の構成例と同様に、GaN層80上に高反射層79を成膜した後、フォトリソグラフィとフッ酸系エッチャントによる化学エッチングにより、高反射層79に六角形の孔を開け、この孔により露出したGaN層80上に、昇華法で、選択的にn型GaNを結晶成長して形成することができる。

【0117】この時の成長後の形状は、(10-10)m面で囲まれた六角柱となる。この六角柱構造72は、C軸配向しており、基板面(基板71の表面)と垂直に成長するが、基板面と平行にも成長するため、柱状構造72の下側は、高反射層79のところできびれた構造になる。すなわち、六角柱構造72は、高反射層79に接して横方向にも成長する。この高反射層79に接する六角柱構造72の部分は、サファイア基板71の主面、すなわち(0001)C面と平行になるので、六角柱構造72の(10-10)m面上に積層される積層構造73、74、75、76の高反射層79上に接する部分も(0001)C面となる。

50

【0118】図13の半導体発光素子では、図11、図12の半導体発光素子において、さらに、柱状構造の上部にも、反射膜が形成されているので、さらにしきい電流値を下げる可以降低など、より特性の良いレーザを提供できる。

【0119】

【発明の効果】以上に説明したように、請求項1記載の発明によれば、GaN系窒化物半導体の積層構造を有する半導体発光素子において、基板主面に垂直に(10-10)m面を側面とする六角柱状構造の全部あるいは一部からなる柱状構造が形成され、該柱状構造の側面の全部あるいは一部には、少なくとも一つのp-n接合を含むGaN系窒化物半導体積層構造が積層され、GaN系窒化物半導体積層構造に電流を注入することにより、基板主面と垂直の方向に光を取り出すようになっており、発光領域で発光した光は、柱状構造の導波路を導波して外部に放出されるので、基板に平行に積層した積層構造の面に対して垂直に光を取り出す従来の面発光素子に比べて、その放射角を狭くすることができる。

【0120】また、請求項1記載の発明では、柱状構造の側面である(10-10)m面にGaN系窒化物半導体積層構造を結晶成長するので、サファイア基板などの格子定数の大きく異なる基板との格子不整合や、熱膨張係数の違いによる歪みの影響の少ない、界面の平坦な結晶層を、発光領域として使用することができる。これによって、従来のように発光素子の性能を大きく損なうことがなく、特性の良い素子を作製することができる。また、柱状構造の側面である(10-10)m面にGaN系窒化物半導体積層構造を結晶成長することで、欠陥や歪みによる発光素子の性能低下による歩留まりの低下を抑えることができる。さらに、従来の面発光レーザのように基板を研磨する必要もないので、デバイス作製途中での歩留まりの低下を抑えられる。

【0121】また、請求項2記載の発明によれば、請求項1記載の半導体発光素子において、基板は、(0001)C面を主面とするサファイアであるとなっており、(0001)C面と(10-10)m面とは垂直であるので、請求項1の効果に加え、サファイアa面やGaAs等の基板を使用するのに比べて、基板主面に垂直な(10-10)m面からなる側面を持つ柱状構造を容易に作製することができ、基板主面に垂直方向に導波路構造を有し、基板主面に垂直方向に光を放射することのできる発光素子を容易に作製することができる。また、結晶成長の方向がC軸方向であるため、この場合は選択成長によって、基板主面に垂直な(10-10)m面からなる側面を持つ柱状構造を容易に形成することも可能になる。すなわち、ドライエッチング等の方法で六角状構造を形成するのに比べ、素子作製工程が簡略化され、低コストで素子を作製することも可能となる。

【0122】また、請求項3記載の発明によれば、請求

項1記載の半導体発光素子において、基板は、(0001)C面を主面とするGaN系窒化物半導体であるとなっており、基板にGaN系化合物半導体を使用することで、発光領域となる積層構造と基板との格子定数、熱膨張係数等の諸物性を近いものにすることができ、基板にサファイアなどの材料を使用する場合に比べ、基板と柱状構造の格子定数差や熱膨張係数差によって結晶成長時に発生する欠陥の導入が抑制される。従って、その側面に積層される積層構造の結晶性もさらに向上し、さらに素子の特性が良くなる。

【0123】さらに、請求項3記載の発明では、基板の主面が、(0001)C面となっており、(0001)C面と(10-10)m面とは垂直であるので、サファイアa面やGaAs等の基板を使用するのに比べ、基板主面に垂直な(10-10)m面からなる側面をもつ柱状構造を容易に作製することができ、基板主面に垂直方向に導波路構造を有し、基板主面に垂直方向に光を放射することのできる発光素子を容易に作製することができる。また、結晶成長方向がC軸であるため、この場合は選択成長によって、基板主面に垂直な(10-10)m面からなる側面をもつ柱状構造を容易に形成することも可能になる。また、基板に導電性のGaN基板を使用することもでき、基板に導電性のGaN基板を使用する場合には、基板裏面に電極を形成することが可能となることから、モノリシック集積化したアレイ素子の共通電極を基板裏面に形成できる。

【0124】また、請求項4記載の発明によれば、請求項1乃至請求項3のいずれか一項に記載の半導体発光素子において、基板上には、第1の導電型を有するGaN系窒化物半導体層が積層され、さらに、第1の導電型を有するGaN系窒化物半導体層上に誘電体膜が形成され、該誘電体膜の一部には、第1の導電型のGaN系窒化物半導体表面に到達する孔が形成され、この孔を通して第1の導電型のGaN系窒化物半導体層表面上に柱状構造が形成されており、この場合、柱状構造の導電型は第1の導電型であり、柱状構造の基板側の底面の一部が、誘電体膜表面にはみ出して形成されており、この六角柱状構造の誘電体膜上のはみ出した部分は、基板との格子定数差や熱膨張係数差によって導入される歪みや欠陥の影響を受けにくいので、柱状構造の結晶性を向上させることができる。これにより、柱状構造の側面である(10-10)m面上に積層される発光領域となる積層構造も基板との格子定数差や熱膨張係数差によって導入される歪みや欠陥の影響の少ない高品質な結晶性となることから、発光効率や寿命などの特性の優れた発光素子が形成できる。

【0125】また、柱状構造の誘電体膜上にはみ出した部分の誘電体膜表面に接している部分は、誘電体膜表面の形状を反映して形成されており、誘電体膜表面が基板主面に平行で平坦であれば、柱状構造の底面も基板主面

に平行で平坦となり、また、柱状構造の側面である(10-10)m面上に積層される発光領域となる積層構造の誘電体膜表面に接している部分についても、基板主面に平行で平坦となる底面が形成されることになり、この面をレーザの共振器面の一端的な面として使用することが可能となる。従って、レーザ等の端面発光型発光素子の光出射端面の一端を、劈開やドライエッチングなどの手段を使用せずに結晶成長の段階で形成することができ、光出射端面の一端を形成する工程が不要となり、その分、コストが抑えられ、かつ工程途中での歩留まりの低下を抑えることができる。

【0126】また、請求項5記載の発明によれば、請求項4記載の半導体発光素子において、柱状構造は、底部と上部とがC面で構成されているので、上面および底面がC面の共振器を形成できる。

【0127】また、請求項6記載の発明によれば、請求項4記載の半導体発光素子において、誘電体膜が高反射ミラーとして構成されているので、しきい電流値を下げるなど、より特性の良いレーザを提供できる。また、従来、共振器面に反射鏡をコーティングする場合、素子作製のウェハプロセス終了後にウェハから個々のチップを分離し、その後に反射膜を蒸着などによりコーティングしていたので、個々のチップを1チップずつホルダーにマウントする手間がかかり、その分コストアップになっていたが、請求項6の発明では、反射膜をチップ分離する前のウェハプロセスで形成することができるので、工程が簡略化され、低コストで高反射ミラーを有するレーザを作製することができる。

【0128】また、請求項7記載の発明によれば、請求項4記載の半導体発光素子において、柱状構造の上部には、さらに、反射膜が形成されているので、さらにしきい電流値を下げるなど、より特性の良いレーザを提供できる。

【図面の簡単な説明】

【図1】本発明に係る半導体発光素子の一例を示す斜視図である。

【図2】図1のA-A'線における断面図である。

【図3】本発明に係る半導体発光素子の他の例を示す斜視図である。

【図4】図3のA-A'線における断面図である。

【図5】本発明に係る半導体発光素子を用いるアレイ素子の斜視図である。

【図6】図5のアレイ素子を構成する個々の半導体発光素子の斜視図である。

【図7】図6のA-A'線における断面図である。

【図8】本発明に係る半導体発光素子の他の例を示す斜視図である。

【図9】図8のA-A'線における断面図である。

【図10】本発明に係る半導体発光素子の他の例を示す斜視図である。

【図11】図10のA-A'線における断面図である。

【図12】本発明に係る半導体発光素子の他の例を示す断面図である。

10 【図13】本発明に係る半導体発光素子の他の例を示す断面図である。

【図14】従来のInAlGaIn系化合物半導体を用いたLEDの断面図である。

【図15】従来の端面発光型レーザダイオードの斜視図である。

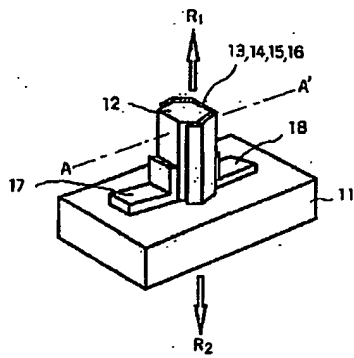
【図16】従来の面発光レーザダイオードの斜視図である。

【図17】従来の面発光レーザダイオードの斜視図である。

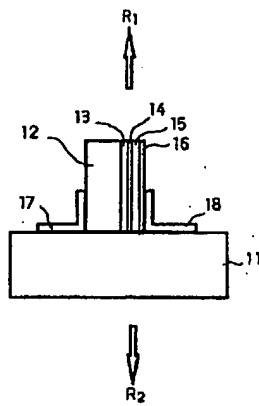
20 【符号の説明】

11	サファイア基板	
12, 22, 32, 42, 52, 62, 72	n型GaNの柱状構造	
13, 23, 33, 43, 53, 63, 73	n型AlGaInクラッド層	
14, 24, 34, 44, 54, 64, 74	InGaIn活性層	
15, 25, 35, 45, 55, 65, 75	p型AlGaInクラッド層	
16, 26, 36, 46, 56, 66, 76	p型GaNキャップ層	
17, 27, 37, 47, 57, 67, 77	Ni/Auからなるp側電極	
18, 28, 38, 48, 58, 68, 78	Ti/Alからなるn側電極	
21, 41, 51, 61, 71	サファイア(0001)基板	
29, 39, 49, 59	SiO ₂ 層	
31	n型GaN(0001)基板	
50, 60, 70, 80	n型のGaN層	
69, 79	TiO ₂ /SiO ₂ 多層膜からなる高反射層	
81	反射膜	

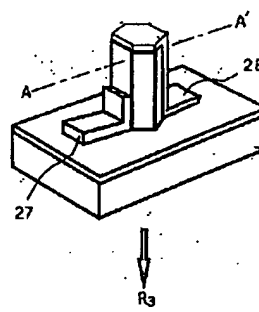
【図1】



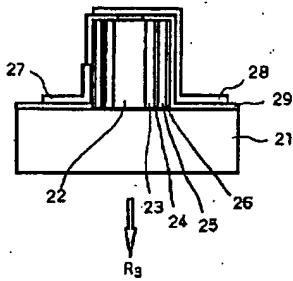
【図2】



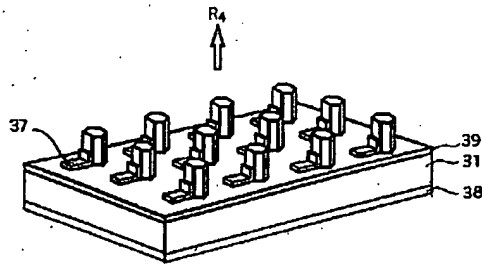
【図3】



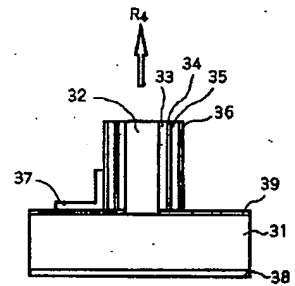
【図4】



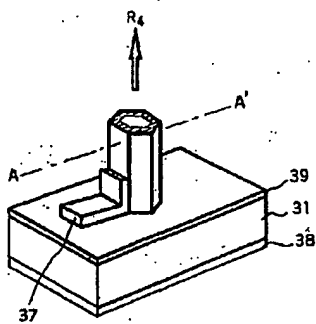
【図5】



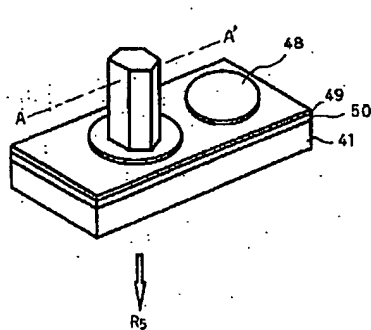
【図7】



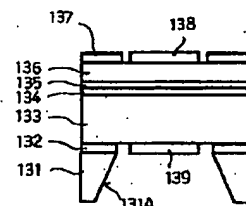
【図6】

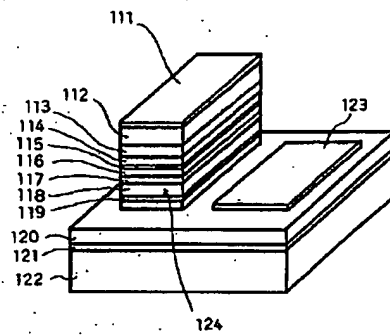
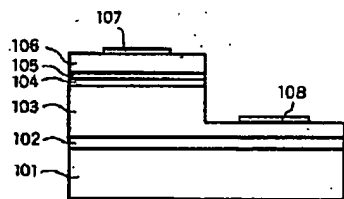
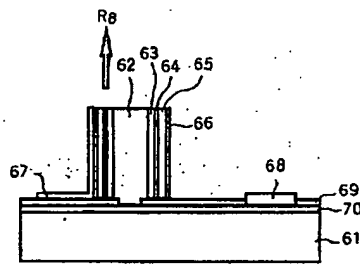
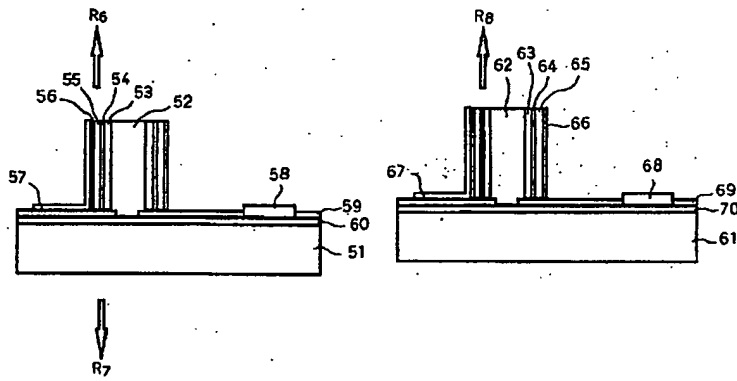
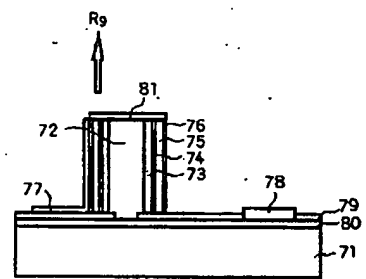
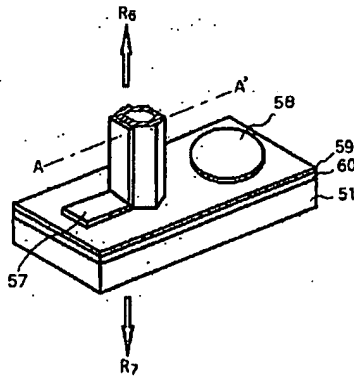
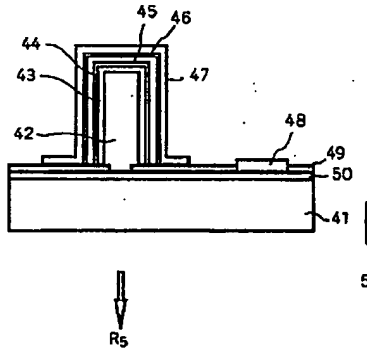


【図8】



【図16】





A cross-sectional view of a semiconductor device. It features a central layer 147 sandwiched between two layers 145 and 143. This central assembly is flanked by two side regions 141. Below the central assembly is a layer 142, which is further divided into regions 149 and 152. A downward-pointing arrow labeled 'R' is positioned below the central part of the device. Other labels include 146, 144, 148, and 150, indicating various structural components and boundaries.